

# Técnicas digitales

# 24

## El Mundo de la **Electrónica**

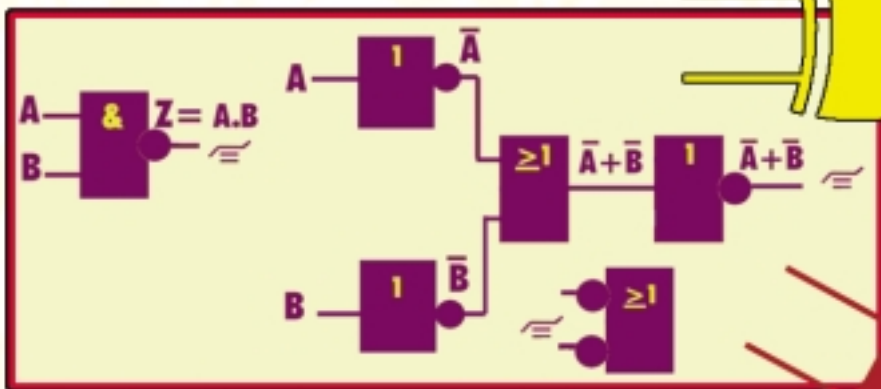
Compuertas lógicas

OR - AND - Inversor

Nand - Nor - Or Exclusive

Nor Exclusive

Leyes de De Morgan



SABER  
ELECTRONICA

EDICION ARGENTINA

REP. ARG. EDICION ARGENTINA - \$1,60

## 5 Proyectos digitales

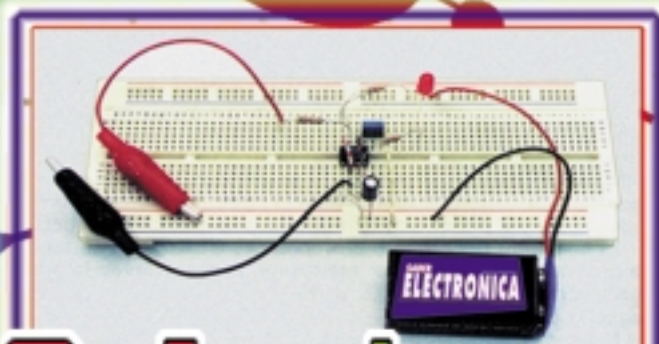
Oscilador

Interruptor

Divisor

Generador de pulsos

Generador de onda cuadrada



# Bricolage

# Enciclopedia Visual de la Electrónica

## INDICE DEL CAPITULO 24

### TECNICAS DIGITALES

Introducción .....	371
Lógica positiva y lógica negativa.....	371
Compuertas lógicas.....	371
Compuerta lógica OR .....	371
Compuerta lógica AND.....	372
Inversor .....	373
Compuerta lógica NAND .....	374
Compuerta lógica NOR.....	374
Compuerta OR Exclusive .....	375
Compuerta EX-NOR .....	375

Leyes de De Morgan.....	376
Lógica AND .....	377
Lógica OR.....	377
Ejemplos de compuertas NAND.....	378
Ejemplos de compuertas NOR .....	379
Ejemplos de compuertas EX-OR.....	380
Función lógica comparación .....	380

### CIRCUITOS CON

### COMPUERTAS DIGITALES

Oscilador con CD4001 .....	381
Generador con 4049.....	382
Generador de onda cuadrada .....	382
Interruptor digital .....	383
Oscilador doblador .....	383

#### Cupón Nº 24

Guarde este cupón: al juntar 3 de éstos, podrá adquirir uno de los videos de la colección por sólo \$5

Nombre: \_\_\_\_\_  
para hacer el canje, fotocopie este  
cupón y entréguelo con otros dos.

Capítulo 24

Técnicas Digitales

INTRODUCCIÓN

Para entender el funcionamiento de las compuertas lógicas, debemos en principio definir a qué estado de tensión corresponde el "0" lógico y "1" lógico, respectivamente.

Esto se debe a que pueden tomarse tensiones de una sola polaridad respecto de un terminal tomado como referencia y en ocasiones se prefiere el uso de tensiones de distinta polaridad para el manejo de determinados dispositivos.

LÓGICA POSITIVA Y LÓGICA NEGATIVA

Puede ocurrir que el "1" tome un valor de tensión mayor que el correspondiente al "0" o viceversa.

Siempre, al estado lógico "1" se le asigna un valor de tensión y al estado lógico "0" se le asigna otro valor de tensión.

Si al estado lógico "1" se le asigna el mayor valor de tensión (de los dos valores definidos) y al estado lógico "0" se le asigna el menor valor de tensión, la lógica se llama lógica positiva.

Si, por el contrario, al estado lógico "1" se le asigna el menor valor de tensión y al estado lógico "0" el mayor valor de tensión, la lógica se llama lógica negativa.

Como ejemplo de la lógica positiva podemos dar el siguiente caso:

$V(0) = 0V ; V(1) = 5V$

O también:

$V(0) = -3V ; V(1) = 3V$

Como ejemplo del uso de la lógica negativa podemos citar el siguiente caso:

$V(0) = 5V ; V(1) = 0V$

O también:

$V(0) = 3V ; V(1) = -3V$

Con fines teóricos, la mayoría de los libros de texto suelen trabajar con lógica positiva, es decir, asignando al estado lógico "1" el mayor valor de tensión y al estado "0" el menor valor de tensión; en este texto utilizaremos la misma convención.

También es común hablar de niveles lógicos.

De esta manera sea cual fuere la lógica utilizada se tienen dos niveles lógicos: alto y bajo.

En la lógica positiva, al estado lógico "1" le corresponde un nivel lógico alto (H-high) y al estado lógico "0" le corresponde un nivel lógico bajo (L-low).

Por el contrario, en la lógica negativa, al "1" lógico le corresponde el nivel L y al "0" lógico se le asignará el nivel lógico H.

Dicho de otra manera, si trabajamos con lógica positiva, al estado lógico "1" le corresponde el nivel lógico "H" (alto) y al estado lógico "0" le corresponde el nivel lógico "L" (bajo).

COMPUERTAS LÓGICAS

Una compuerta lógica es un circuito lógico cuya operación puede ser definida por una función del álgebra lógica o álgebra de Boole, cuya explicación no es objeto de esta obra.

Veamos entonces las compuertas lógicas básicas, para ello definamos el término "tabla de verdad", por utilizarse a menudo en la técnicas digitales:

Se llama tabla de verdad de una función lógica a una representación de la misma donde se indica el estado lógico "1" o "0" que toma la función lógica para

cada una de las combinaciones de las variables de las cuales depende.

Dicho en otras palabras, la tabla de verdad es una lista de todos los posibles valores de las entradas y sus correspondientes salidas.

Si tenemos dos variables de entradas A y B, tendremos cuatro combinaciones posibles.:

ENTRADA A	ENTRADA B	SALIDA
X	X	X
X	X	X
X	X	X
X	X	X

Donde X puede tomar los valores "0" o "1".

COMPUERTA LÓGICA "OR"

También es conocida como compuerta lógica "0". El circuito que representa a esta compuerta tiene dos o más entradas y una sola salida. La salida se encuentra en el estado lógico "1" si una o más de una entrada se encuentran simultáneamente en el estado lógico "1".

Esto significa que un "1" a la entrada es suficiente para que en la salida haya un "1", independientemente de los valores que existan en las demás entradas.

La salida vale "0" cuando todas las entradas valen "0".

La tabla de verdad para una compuerta lógica OR de dos entradas es la siguiente:

B	A	Z
0	0	0
0	1	1
1	0	1
1	1	1

La expresión lógica que caracteriza a esta compuerta es:

$Z = A + B$



Se lee "Z igual a A unión B"

También se puede expresar: Z es igual a A o B, donde "o" es una o inclusiva que significa A y/o B. Esto significa que Z es un "1" cuando A vale "1", o cuando B vale "1", o cuando A y B valen 1.

En la figura 1 se puede ver el símbolo lógico de una compuerta OR clásica de dos entradas (en la parte a) se da el símbolo clásico y en la parte b) se da el símbolo que suele utilizarse según la norma IEEE).

De la misma manera que existen símbolos para representar un transistor, un resistor, un capacitor, etc., también existen símbolos para individualizar una compuerta en un circuito lógico.

Con respecto a la simbología, hagamos una aclaración.

El símbolo de la figura 1a es el utilizado tradicionalmente para representar una compuerta OR. El símbolo de la figura 1b, más moderno, corresponde a la Norma ANSI/IEEE Std.91-1984 (American National Standards Institute /Institute of Electrical And Electronics Engineers).

En la figura 2 se da el circuito eléctrico equivalente de una compuerta OR.

Note que las llaves S1 Y S2 representan los dos estados posibles de las compuertas lógicas, estado abierto y estado cerrado, "0" lógico y "1" lógico.

La tabla de verdad del circuito eléctrico de la figura 2 que representa una compuerta OR, es la siguiente:

S2	S1	Z
0	0	0
0	1	1
1	0	1
1	1	1

En esta tabla adoptamos la siguiente convención:

- Interruptor cerrado estado lógico "1".
- Interruptor abierto estado lógico "0".
- Lámpara encendida estado lógico "1".
- Lámpara apagada estado lógico "0".

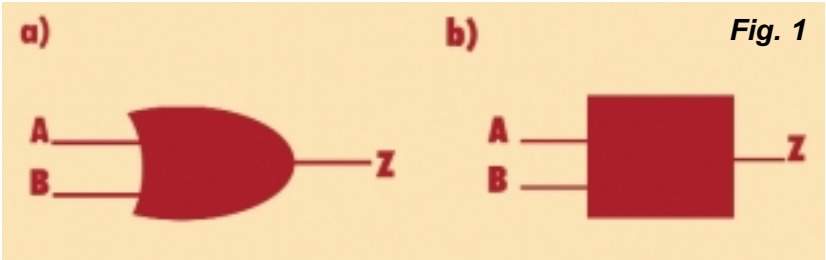


Fig. 1

De la tabla se deduce que la lámpara se encenderá cuando el interruptor S1 está cerrado o cuando está cerrado S2 o cuando ambos están cerrados (Z = "1"). La lámpara no se encenderá si ambos interruptores están abiertos simultáneamente.

Para dar otro ejemplo, utilicemos el razonamiento lógico de nuestra mente, supongamos que tengo dos posibilidades (entradas) para una misma conclusión (salida):

**Entradas:**  
Tengo pan (entrada A = 1)  
Tengo caramelos (entrada B = 1)

La ausencia de estos eventos implica un "0" lógico.

**Salida:**  
Puedo comer

La tabla de verdad, que representa el estado de la salida, en función de las entradas, o la toma de decisión de nuestra mente, en función de los elementos con que cuento, es la siguiente:

B(tengo caram.)	A(tengo pan)	Z(puedo comer)
NO("0")	NO("0")	NO("0")
NO("0")	SI("1")	SI("1")
SI("1")	NO("0")	SI("1")
SI("1")	SI("1")	SI("1")

De esta tabla se desprende que puedo comer cuando tengo pan o cuando tengo caramelos o cuando tengo pan y tengo caramelos. Solamente no puedo comer si no tengo ni pan ni caramelos.

En resumen, la compuerta lógica OR realiza una operación del álgebra lógica o álgebra de

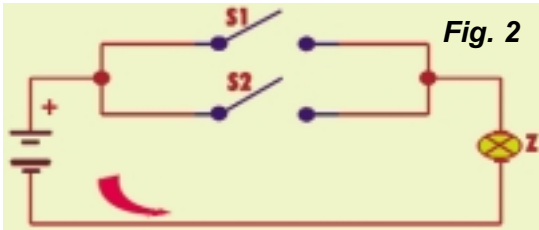


Fig. 2

BOOLE que es la suma lógica. La suma lógica de n variables vale "1", si una más de una variable vale "1". La suma vale "0" si y sólo si todas las variables valen "0".

COMPUERTA LÓGICA "AND"

Suele conocerse también con el nombre: compuerta "Y". Esta compuerta puede tener dos o más entradas y una sola salida. La salida de esta compuerta tomará el estado lógico "1" si, y sólo si, todas las entradas están en el estado lógico "1". Esto significa que un "0" en cualquier entrada pone un "0" a la salida independientemente del estado lógico de las demás entradas.

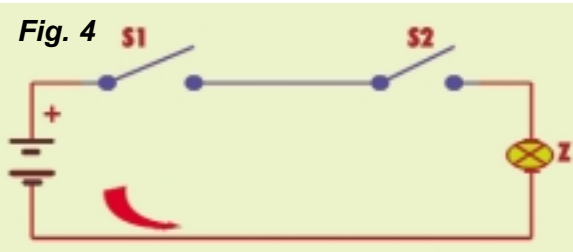
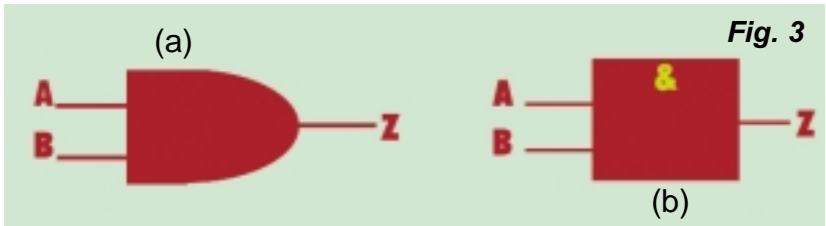
La tabla de verdad para una compuerta de dos entradas es la siguiente:

ENTRADAS		SALIDA
B	A	Z
0	0	0
0	1	0
1	0	0
1	1	1

La expresión lógica que caracteriza a esta compuerta es:

Z = A . B

Se lee "Z igual a: A intersección B", aunque también puede decirse Z es igual a A y B, Z es igual a A y B o Z es igual al producto lógico de A y B. Es común no poner el . (punto) para representar el producto lógico. Se lo suele repre-



sentar por la escritura continua de las variables ( $Z = AB$ ). Rara vez se representa a la intersección con el símbolo "&".

$Z = A \& B$

En la tabla de verdad de la compuerta AND vimos que la salida Z es un "1" solamente cuando las dos entradas A y B valen "1".

En la figura 3a se da el símbolo clásico para representar una compuerta AND, mientras que en la parte b) de la misma figura se da el símbolo que corresponde a la norma del IEEE.

Un circuito eléctrico análogo a la función lógica AND es el mostrado en la figura 4. Se trata de un circuito eléctrico constituido por dos interruptores S1 y S2 y una lámpara Z, cuya tabla de verdad es la siguiente:

S2	S1	Z
0	0	0
0	1	0
1	0	0
1	1	1

En esta tabla adoptamos la siguiente convención:

- Interruptor cerrado estado lógico "1".
- Interruptor abierto estado lógico "0".
- Lámpara encendida estado lógico "1".
- Lámpara apagada estado lógico "0".

De la tabla se desprende que

la lámpara estará encendida ( $Z = "1"$ ) si, y sólo si, ambos interruptores están cerrados ( $S1 = "1"$  y  $S2 = "1"$ ).

Un solo interruptor hará que la lámpara es-

té apagada ( $Z = "0"$ ).

Para dar otro ejemplo relacionado con la forma en que razonamos, supongamos querer tomar la decisión de beber agua; debo tener sed y a su vez el agua para tomar, o sea:

Entradas:  
Tengo sed (entrada A = 1)  
Tengo agua (entrada B = 1)

Salida:  
Bebo Agua

La tabla de verdad es la siguiente:

B(tengo agua)	A(tengo sed)	Z(bebo agua)
NO("0")	NO("0")	NO("0")
NO("0")	SI("1")	NO("0")
SI("1")	NO("0")	NO("0")
SI("1")	SI("1")	SI("1")

De esta tabla se desprende que bebo solamente cuando tengo sed y tengo agua; es decir, cuando ambas condiciones se cumplen; son verdaderas.

La compuerta lógica AND realiza una de las operaciones del álgebra lógica o álgebra de BOOLE, que es el producto lógico. El producto lógico de n variables

vale 1 si, y sólo si, todas las variables valen 1. Una sola variable que vale 0 es suficiente para que el producto lógico valga 0.

INVERSOR

Un inversor es un circuito lógico que tiene una sola entrada y una sola salida. La salida del inversor se encuentra en el estado lógico "1" si, y sólo si, la entrada se encuentra en el estado lógico "0". Esto significa que la salida toma el estado lógico opuesto al de la entrada.

La tabla de verdad es la siguiente:

A	$\overline{Z}$
0	1
1	0

La expresión lógica que representa al inversor es la siguiente:

$Z = \overline{A}$

Se lee "Z igual a NOT A" o Z es igual a A negado.

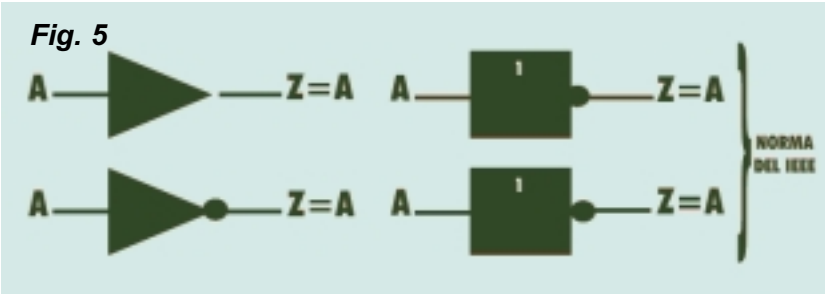
La negación de una variable A es  $\overline{A}$ .

Si	A = 1	A = 0
	A = 0	A = 1

El símbolo lógico de esta compuerta se representa en la figura 5, donde el CIRCULO en el dibujo significa negación del estado lógico y el TRIANGULO significa inversión del nivel lógico.

Ambos símbolos son equivalentes en lógica positiva y normalmente van adosados a la entrada o salida de otros símbolos lógicos.

Un circuito eléctrico análogo al inversor es el que se muestra en la figura 6.



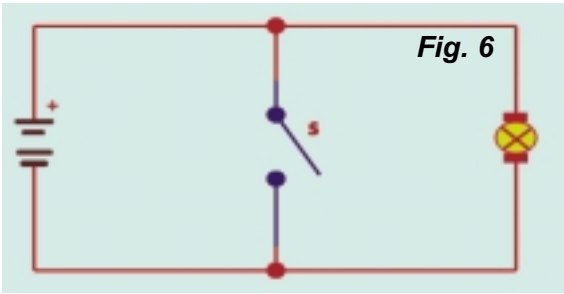


Fig. 6

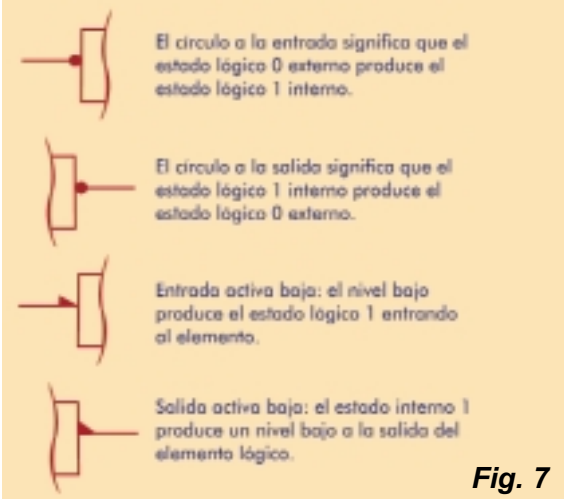


Fig. 7

Si S se cierra ("1" lógico), Z no se enciende ("0" lógico).  
Si S se abre, Z se enciende ("1" lógico).  
Podemos construir la siguiente tabla de verdad:

S	Z
1	0
0	1

COMPUERTA LÓGICA NAND

También se la conoce como compuerta (NOT-AND) o (NO-Y). Esta compuerta tiene dos o más entradas y una sola salida.  
La salida se encuentra en el estado lógico "0" si, y sólo si, todas las entradas se encuentran en el estado lógico "1".  
Tabla de verdad para dos en-

tradas es la siguiente:

B	A	Z
0	0	1
0	1	1
1	0	1
1	1	0

La expresión lógica que representa a esta compuerta es la siguiente:

$Z = \overline{A \cdot B}$       producto lógico negado.

El símbolo clásico de una compuerta NAND y su circuito lógico equivalente se muestran en la figura 8.

Note que una compuerta lógica NAND equivale a una compuerta AND seguida de un inversor.

COMPUERTA LÓGICA NOR

También se la denomina compuerta (NOT-OR) o (NO-O). Tiene dos o más entradas y una sola salida.  
La salida se encuentra en el estado lógico "0", si una, o más de una entrada, se encuentra en el estado lógico "1".  
La tabla de verdad para dos entradas es la siguiente:

B	A	Z
0	0	1
0	1	0
1	0	0
1	1	0

La expresión lógica que representa el comportamiento de esta compuerta se escribe:

$Z = \overline{A + B}$       suma lógica negada.

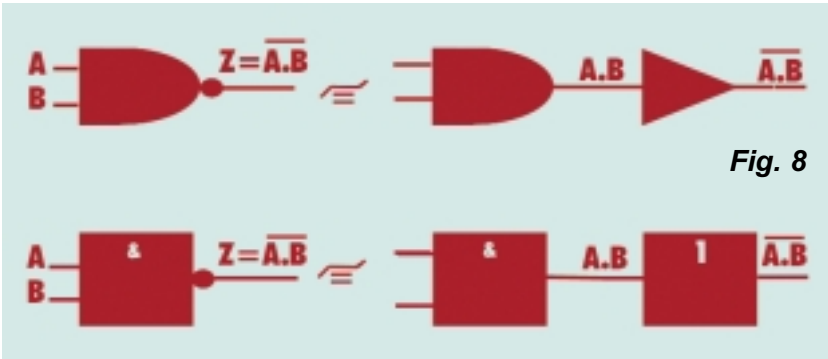


Fig. 8

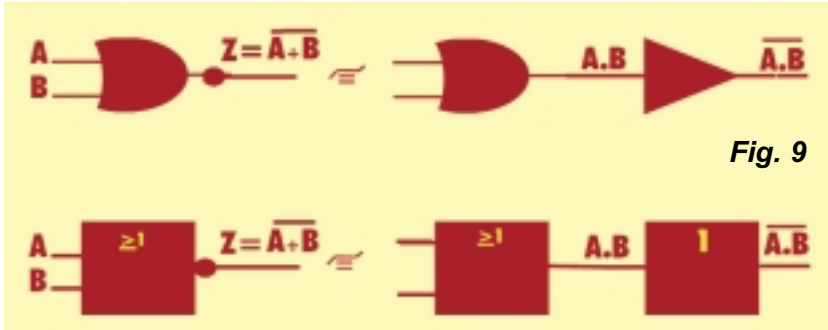
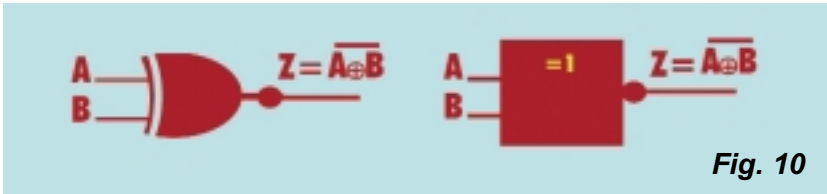


Fig. 9

En la figura 9 se muestra el símbolo correspondiente a esta compuerta y se da además, el circuito equivalente, tanto en la nomenclatura convencional como para el IEEE.  
Una compuerta NOR equivale a una compuerta OR seguida de un inversor.



COMPUERTA  
OR EXCLUSIVE

$Z = "1"$  si, y sólo si,  $A \neq B$   
 $Z = "0"$  si, y sólo si,  $A = B$

También se la conoce con el nombre: (EX-OR) u (O-Exclusiva).

En una compuerta EX-OR de dos entradas, la salida se encuentra en el estado lógico "1" si una, y sólo una, de las dos entradas se encuentra en el estado lógico "1", si ambas entradas están en "0" o en "1" simultáneamente, la salida tomará el estado lógico "0".

La tabla de verdad para una compuerta OR EXCLUSIVE de dos entradas es la siguiente:

B	A	Z
0	0	0
0	1	1
1	0	1
1	1	0

La figura 10 muestra el símbolo lógico de esta compuerta, tanto en la versión convencional como la sugerida por el IEEE.

La expresión lógica que caracteriza el comportamiento de este dispositivo es la siguiente:

$Z = A \oplus B$

Se lee "Z es igual a: A o exclusiva B" y también: Z es igual a A o bien B.

Esto significa que Z vale "1" cuando A vale "1" o cuando B vale "1". Es una "o exclusiva" ya que si A y B valen "1" simultáneamente, la salida toma el estado "0".

La diferencia que existe con la compuerta OR es que ésta es una "o inclusiva", radica en que si A y B valen "1" simultáneamente, la salida toma el estado "1".

En una compuerta EX-OR de dos entradas, la salida se encuentra en el estado lógico "1" si las dos entradas tienen distinto estado lógico, y se encuentra en el estado lógico "0" si las dos entradas tienen el mismo estado lógico. Es decir:

En general, para un circuito lógico EX-OR de n entradas, la salida se encuentra en el estado lógico "1" si hay una cantidad impar de entradas que se encuentran en el estado lógico "1" (una entrada, tres entradas, cinco entradas, etc.), y la salida se encuentra en el estado lógico "0", si hay una cantidad par de entradas que se encuentran en el estado lógico "1" (se considera el 0 una cantidad par).

Matemáticamente:

$Z = A \oplus B \oplus C \oplus D \oplus \dots \oplus N =$

"1" si hay una cantidad impar de variables en "1".

"0" si hay una cantidad par de variables en "1".

La función lógica EX-OR se utiliza en dispositivos generadores y detectores de paridad, como componentes de circuitos sumadores, etc.

FUNCIÓN LÓGICA EX-NOR

Es una compuerta que realiza una "comparación y equivalencia", resultando una negación del caso recién visto.

Para el caso de dos entradas, la salida se encuentra en el estado lógico "1" si las dos entradas tienen el mismo estado lógico, y la salida se encuentra en el estado lógico "0" si las dos entradas tienen distinto estado lógico.

La tabla de verdad para una compuerta lógica EX-OR de dos entradas, es la siguiente:

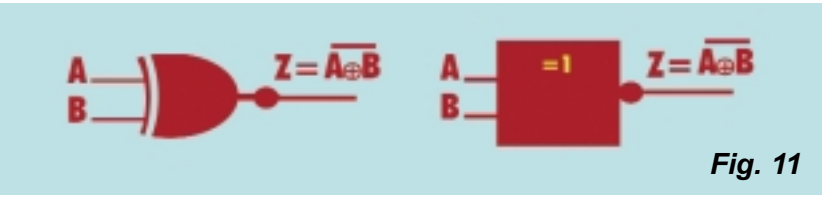


Fig. 11

B	A	Z
0	0	1
0	1	0
1	0	0
1	1	1

Luego, según la tabla de verdad, la expresión lógica que caracteriza el funcionamiento de la compuerta es la siguiente:

$Z = A \oplus B$  (NOR- EXCLUSIVE)

La figura 11 muestra el símbolo correspondiente a una compuerta EX-NOR, tanto para la nomenclatura convencional como para la norma IEEE.

Para el caso de una compuerta de n entradas, la salida se encuentra en el estado lógico "0" si hay una cantidad impar de entradas que se encuentran en el estado lógico "1", y la salida se encuentra en el estado lógico "1" si hay una cantidad par de entradas que se encuentran en el estado lógico "1".

CONCLUSIÓN

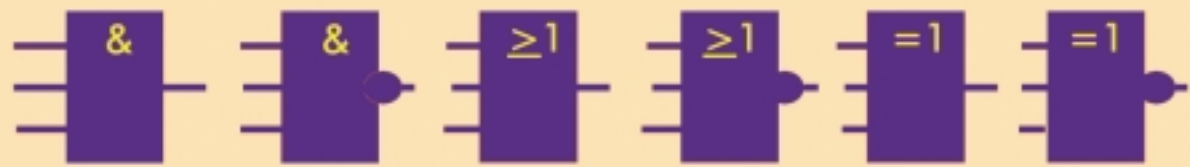
Según lo visto hasta el momento, podemos aunar en un mismo gráfico las tablas de verdad de las compuertas analizadas pero para el caso de tres entradas. Dicho resumen aparece en la Tabla I. Resultaría conveniente que se familiarice con las funciones que cumplen las diferentes compuertas, dado que forman parte de la mayoría de los circuitos electrónicos actuales de uso hogareño y profesional.

El mismo razonamiento puede utilizarse para "n" entradas (cuatro entradas, cinco entradas, etc.).

En la figura 12 se dan los símbolos correspondientes a compuertas de tres entradas.

Un circuito electrónico que responda al Algebra de Boole

Fig. 12



			AND	NAND	OR	NOR	EX-OR	EX-NOR
C	B	A	$Z=A.B.C$	$Z=A.B.C$	$Z=A+B+C$	$Z=A+B+C$	$Z=A\oplus B\oplus C$	$Z=A\oplus B\oplus C$
0	0	0	0	1	0	1	0	1
0	0	1	0	1	1	0	1	0
0	1	0	0	1	1	0	1	0
0	1	1	0	1	1	0	0	1
1	0	0	0	1	1	0	1	0
1	0	1	0	1	1	0	0	1
1	1	0	0	1	1	0	0	1
1	1	1	1	0	1	0	1	0

Tabla I

B	A	$A.B$	$\overline{A.B}$	B	A	$\overline{A+B}$
0	0	0	1	1	1	1
0	1	0	1	1	0	1
1	0	0	1	0	1	1
1	1	1	0	0	0	0

Tabla II

puede construirse con distintos tipos de compuertas. Nos podemos basar en equivalencias entre compuertas, buscando circuitos lógicos que realizan las mismas funciones.

Para entender el procedimiento, enunciemos en forma rápida las Leyes de De Morgan, que sirven para buscar relaciones

convenientes entre compuertas para que puedan satisfacer nuestras necesidades.

LEYES DE DE MORGAN

- 1)  $\overline{A.B.C....} = \overline{A} + \overline{B} + \overline{C} + ...$
- 2)  $\overline{A+B+C+....} = \overline{A} . \overline{B} . \overline{C} . ...$

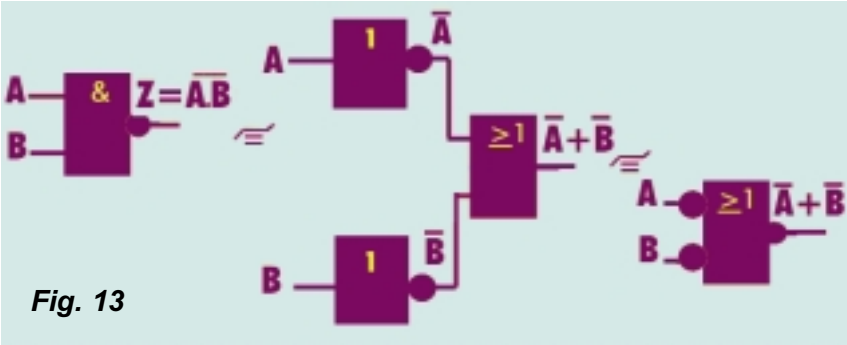


Fig. 13

El significado de estos enunciados matemáticos es el siguiente:

- 1) El producto lógico negado de varias variables lógicas es igual a la suma lógica de cada una de dichas variables negadas.
- 2) La suma lógica negada de varias variables lógicas es igual al producto de cada una de dichas variables negadas.

Demostremos la veracidad de ambas leyes para el caso de dos variables, luego el mismo razonamiento es válido para n variables.

1)  $\overline{A.B} = \overline{A} + \overline{B}$

Demostremos la igualdad con la tabla de verdad. Para ello, analicemos la tabla II.

Si dos funciones lógicas tienen la misma tabla de verdad significa que esas funciones lógicas son equivalentes.

$\overline{A.B} = \overline{A} + \overline{B}$

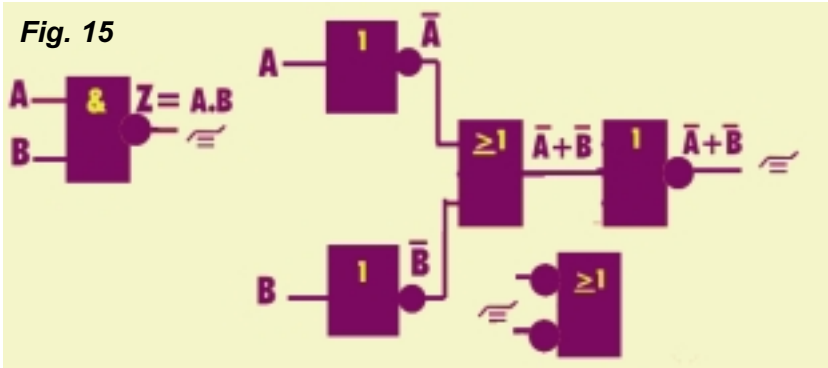
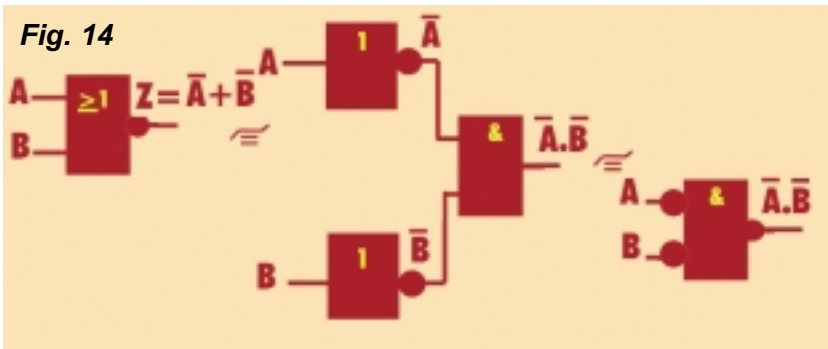
El primer miembro de esta igualdad es un producto lógico negado (función lógica NAND). El segundo miembro es una suma lógica con sus variables negadas.

Esto significa que una compuerta lógica NAND equivale a una compuerta OR con inversores en sus entradas o con sus entradas negadas, tal como se muestra en la figura 13.

2)  $\overline{A+B} = \overline{A} . \overline{B}$

Demostremos la igualdad





con la tabla de verdad. Para ello, analicemos la tabla III. Si dos funciones lógicas tienen la misma tabla de verdad, significa que esas funciones lógicas son equivalentes.

$$\overline{A + B} = \bar{A} \cdot \bar{B}$$

El primer miembro de esta igualdad es una suma lógica negada (función lógica NOR). El segundo miembro es un producto

lógico con sus variables negadas. Esto significa que una compuerta lógica NOR equivale a una compuerta AND con inversores en sus entradas o con sus entradas negadas, tal como se muestra en la figura 14.

COMPUERTA LÓGICA AND

Siguiendo los pasos aplicados hasta el momento, y luego del

uso de las leyes de De Morgan, concluimos en que la compuerta AND equivale a una compuerta OR con sus entradas y salida negadas, tal como lo puede apreciar al analizar los datos de la tabla IV.

Debemos aclarar que ésta no es la única forma en que se puede construir una compuerta AND, de hecho existen muchas equivalencias, las cuales dependen del tipo de compuertas que esté dispuesto a utilizar.

Según lo expuesto en la tabla IV, la compuerta AND que realiza la función lógica  $Z = A \cdot B$  puede ser reemplazada por la compuerta NOR y 2 inversores a sus entradas que realizan la función

$$\overline{A + B} = Z$$

Por lo tanto, las funciones:

$$Z = A \cdot B \text{ y } Z = \bar{\bar{A} + \bar{B}}$$

Son equivalentes. En la figura 15 se muestra la equivalencia entre una compuerta AND y una OR con inversores en sus entradas y con un inversor en su salida, tal que:

$$Z = A \cdot B = \bar{\bar{A} + \bar{B}} \quad \text{función lógica AND}$$

COMPUERTA LÓGICA OR

Podemos construir una compuerta lógica OR a partir de una compuerta AND con 2 inversores a sus entradas y uno a su salida. Como sabemos, la compuerta OR realiza la operación:

$$Z = A + B$$

Y la AND con inversores la operación:

$$\overline{\bar{A} \cdot \bar{B}} = Z$$

Desarrollando la tabla de verdad de las respectivas funciones se observa que ambas tablas son idénticas, por lo que las funciones dadas son equivalentes, tal como se

$\vdots$	$B$	$A$	$A + B$	$\overline{A + B}$	$\bar{B}$	$\bar{A}$	$\bar{A} \cdot \bar{B}$
	0	0	0	1	1	1	1
	0	1	1	0	1	0	0
	1	0	1	0	0	1	0
	1	0	1	0	0	1	0
	1	1	1	0	0	0	0

Tabla III

$A$	$B$	$A \cdot B$	$\bar{A}$	$\bar{B}$	$\bar{A} + \bar{B}$	$\overline{\bar{A} + \bar{B}}$
0	0	0	1	1	1	0
0	1	0	1	0	1	0
1	0	0	0	1	1	0
1	1	1	0	0	0	1

Tabla IV

A	B	A + B	$\overline{A}$	$\overline{B}$	$\overline{A \cdot B}$	$\overline{\overline{A \cdot B}}$
0	0	0	1	1	1	0
0	1	1	1	0	0	1
1	0	1	0	1	0	1
1	1	1	0	0	0	1

Tabla V

muestra en la tabla V.  
En la figura 16 se muestra el circuito que denota la equivalencia entre una compuerta OR y una AND con inversores en sus entradas y un inversor en sus salida. De esta manera, la función lógica OR queda representada por la expresión:

$$Z = A + B = \overline{\overline{A \cdot B}}$$

Que es una posible equivalencia.

EJEMPLOS CON COMPUERTA NAND

Según lo visto hasta el momento, podemos decir que, al unir ambas entradas de una NAND, podemos obtener a la salida la variable negada colocada a su entrada, tal que la tabla de verdad de esta compuerta con las entradas unidas es igual a la del inversor.

Veamos entonces en la figura 17 un ejemplo gráfico de equivalencia, en el cual se cumple la siguiente tabla de verdad:

B'	A'	Z	A	Z
0	0	1	0	1
0	1	X	≡	
1	0	X		
1	1	0		0

Por lo tanto, una compuerta NAND con sus 2 entradas unidas equivale a un inversor.

De la misma manera, en la figura 18, se puede apreciar que una compuerta NAND, con una entrada permanentemente en "1", equivale a un inversor, tal como sugiere la siguiente tabla de verdad:

B	A	Z	A	Z
0	0	X	≡	
0	1	X		
1	0	1	0	1
1	1	0	1	0

Donde:  
X = combinaciones imposibles de entrada.

Fig. 16

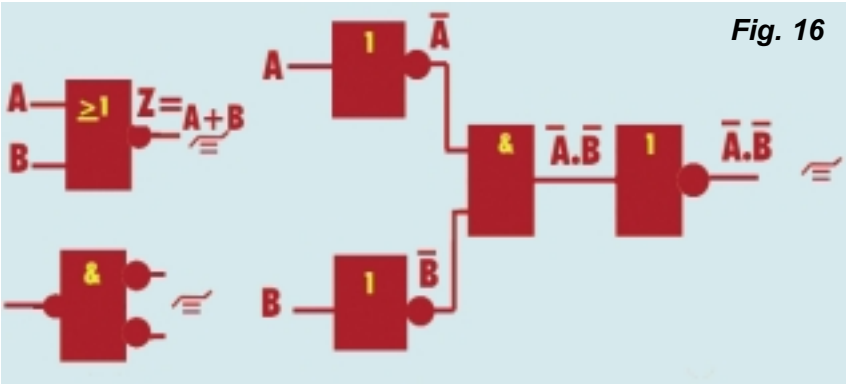


Fig. 17

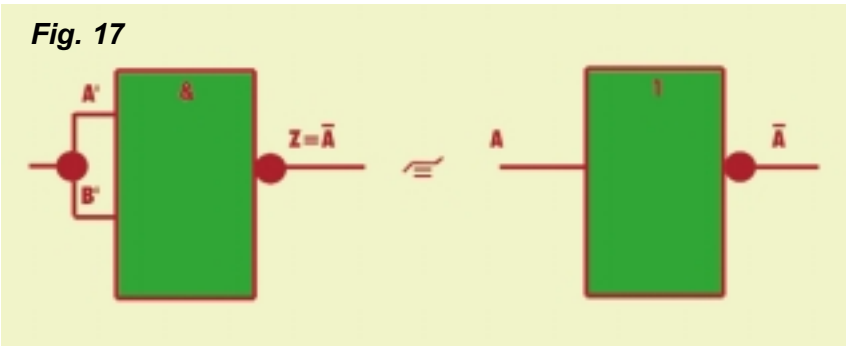


Fig. 18

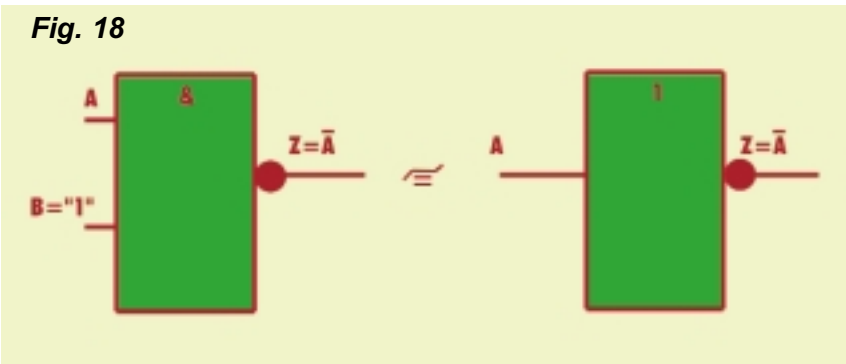
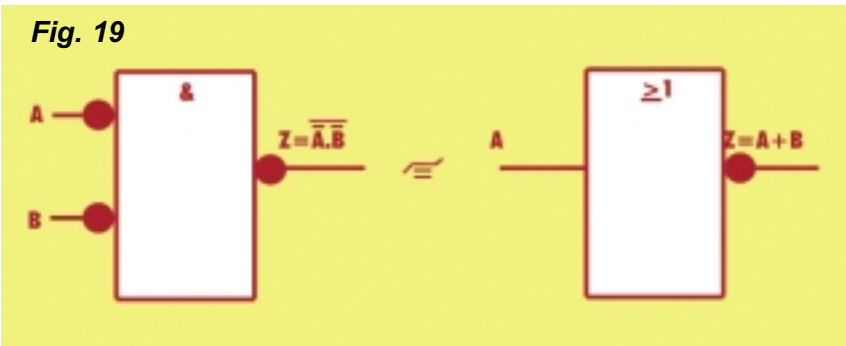


Fig. 19



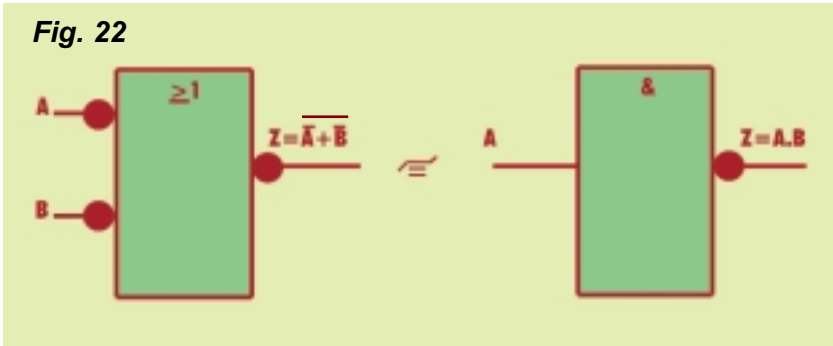
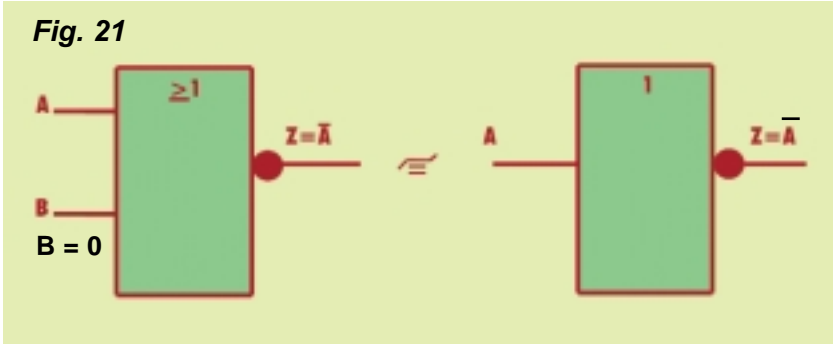
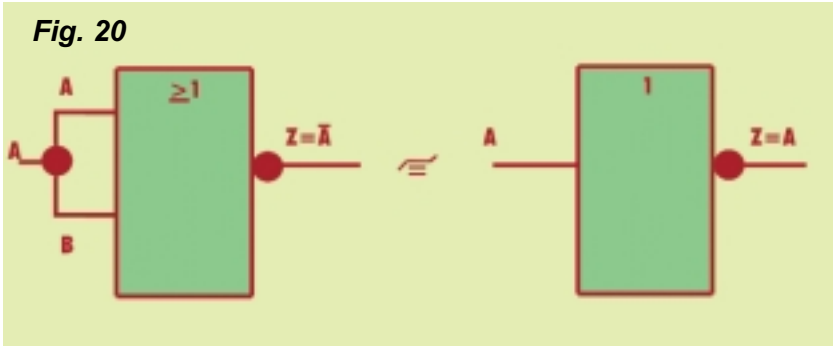
$\overline{A}$	$\overline{B}$	$\overline{A \cdot B}$	$\overline{\overline{A \cdot B}}$	A	B	A + B
1	1	1	0	0	0	0
1	0	0	1	0	1	1
0	1	0	1	1	0	1
0	0	0	1	1	1	1

Tabla VI

Se deduce entonces que una compuerta NAND de dos entradas, con una de ellas con un "1" en forma permanente equivale a una compuerta inversora.

Manteniendo un "1" en la variable B, la salida será siempre la negación de A.

Otro ejemplo de aplicación se muestra en la figura 19, donde una compuerta NAND negada en sus entradas equivale a una compuerta OR, tal como se muestra en la tabla VI.



EJEMPLOS CON COMPUERTAS NOR

De la misma forma que hemos realizado el análisis para encontrar equivalencias con compuertas lógicas NAND, vamos a reproducir ejemplos con compuertas NOR

En la figura 20 se muestra que una compuerta NOR con sus entradas unidas equivale a un inversor. La siguiente tabla de verdad demuestra la reciente afirmación:

B'	A'	Z	A	Z
0	0	1	0	1
0	1	X		
1	0	X		
1	1	0	1	0

Donde:

X = combinaciones imposibles de entrada.

Se demuestra así que una compuerta NOR con sus entradas unidas equivale a un inversor.

De la misma manera que el análisis efectuado recientemente, en la figura 21 se muestra que una compuerta NOR con un "0" aplicado en una de sus 2 entradas equivale a un inversor.

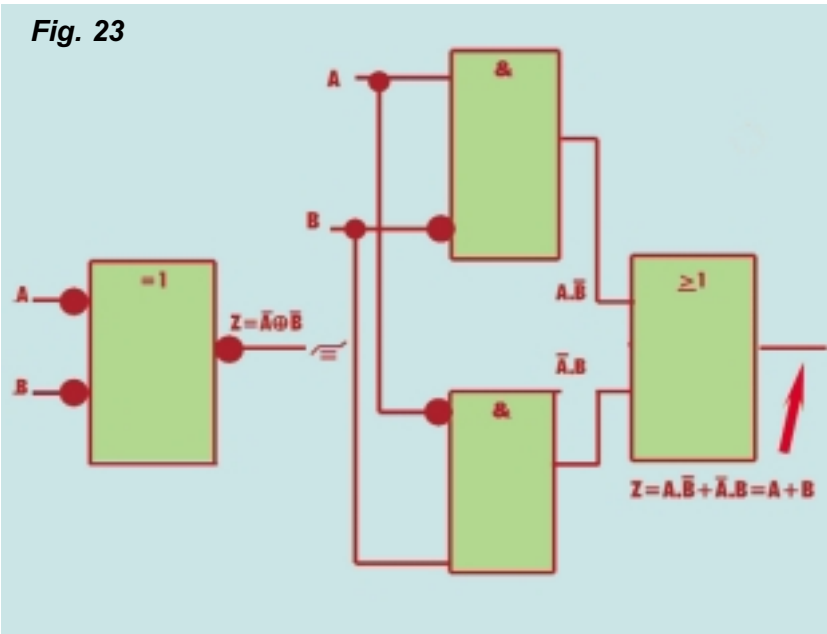
B	A	Z	A	Z
0	0	1	0	1
0	1	0	1	0
1	0	X		
1	1	X		

$\overline{A}$	$\overline{B}$	$\overline{A + B}$	$\overline{\overline{A + B}}$	A	B	A . B
1	1	1	0	0	0	0
1	0	1	0	0	1	0
0	1	1	0	1	0	0
0	0	0	1	1	1	1

Tabla VII

B	A	$A \oplus B$	$A \cdot \overline{B}$	$\overline{A} \cdot B$	$A \cdot \overline{B} + \overline{A} \cdot B$
0	0	0	0	0	0
0	1	1	1	0	1
1	0	1	0	1	1
1	1	0	0	0	0

Tabla VIII



En una compuerta NOR de dos entradas, al aplicar a una de ellas un "0" en forma permanente, la compuerta equivale a un inversor.

Como otro ejemplo, podemos afirmar que una compuerta NOR con sus entradas invertidas equivale a una compuerta AND, tal como se muestra en la figura 22 y como puede comprobarse en la tabla VII.

EJEMPLOS CON COMPUERTAS LÓGICAS EX-OR

La función  $A \oplus B$  denominada normalmente suma exclusiva, es equivalente a la función  $A \cdot B + A \cdot \overline{B}$ . Esto se demuestra a través de la tabla de verdad que representa a las funciones dadas y que se muestran en la tabla VIII.

En la figura 23 se muestra la equivalencia entre el circuito formado por 2 compuertas AND

con una entrada negada cada una de ellas y ambas conectadas a una compuerta OR con una compuerta EX-OR. Observe que una de las compuertas lógicas realiza la función  $A \cdot B$  y la otra  $A \cdot \overline{B}$ , en tanto la compuerta OR realiza la función  $A \cdot B + A \cdot \overline{B}$ .

Matemáticamente podemos escribir:

$$Z = A \oplus B = A \cdot B + A \cdot \overline{B}$$

Son muchas las combinaciones posibles que nos permiten obtener circuitos que cumplan con la tabla de verdad de una

compuerta lógica, en particular a partir de otras, las cuales pueden estar a nuestro alcance.

Pero, prosiguiendo con este tipo de compuertas, si a una compuerta "EX-OR" se le aplica un "1" a una de sus entradas en forma permanente se convierte en un inversor.

Lo dicho se puede ver en la figura 24 y comprobar, a partir de las tablas de verdad, que se reproducen en la tabla siguiente:

B	A	Z	A	Z
0	0	X	=	
0	1	X		
1	0	1	0	1
1	1	0	1	0

En resumen, en una compuerta EX-OR de dos entradas, si se aplica a una de ellas un "1" en forma permanente, equivale a un inversor, mientras que si se agrega un "0" en forma permanente se comporta como un separador.

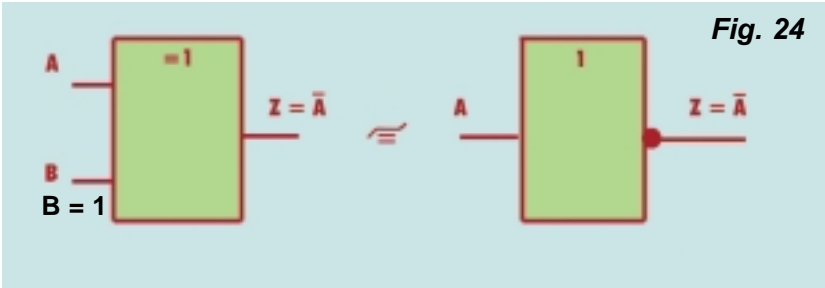
Matemáticamente:

$$A \oplus "1" = A$$
$$A \oplus "0" = A$$

Se pueden construir muchos circuitos lógicos a partir de compuertas EX-OR, pero quizá la función de mayor relevancia la cumpla la compuerta lógica "Com-paración".

FUNCIÓN LÓGICA COMPARACIÓN

Se dice que una compuerta se comporta como comparadora cuando su salida es un "1", sólo

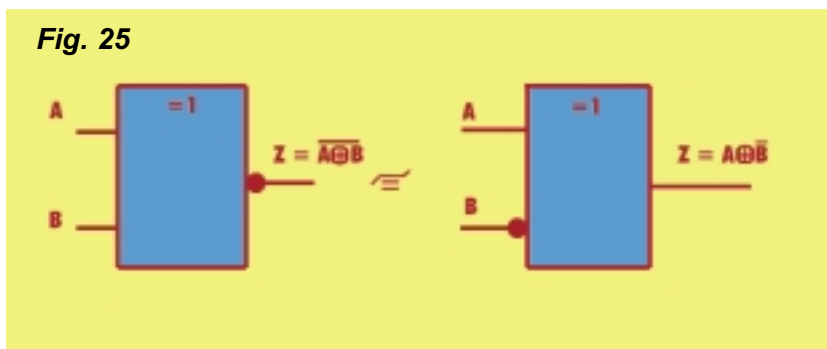




lo cuando ambas entradas son un "1" simultáneamente. De esta manera, una compuerta EX-OR invertida en su salida es una compuerta lógica comparadora. En la figura 25 se da la equivalencia entre ambas compuertas lógicas cuya demostración se puede obtener a partir de la siguiente tabla:

B	A	$\overline{A \oplus B}$	$A \oplus \overline{B}$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	1	1

En la tabla se ha representado a la entrada B negada pero



podría negarse la entrada A, obteniendo el mismo resultado.

Matemáticamente:

$$Z = \overline{A \oplus B} = A \oplus \overline{B} = A \cdot B + \overline{A} \cdot \overline{B}$$

La función lógica comparación de dos entradas se logra mediante una compuerta EX-OR de

dos entradas, a las cuales se le aplica una variable en forma directa y la otra en forma invertida. De esta manera, damos por concluida la explicación del funcionamiento de las compuertas, recordándoles que son muchas las formas de implementar una compuerta lógica a partir de otras.

## Circuito con Compuertas Digitales

**P**resentaremos algunos circuitos generadores de pulsos y onda-cuadrada. Estos circuitos generadores se pueden encontrar en casi todos los circuitos digitales que se usan actualmente.

Proporcionan pulsos de reloj para contadores, transformadores, y otros circuitos que requieren una entrada cronometrada o pulsada.

También el pulso de salida de rápido ascenso del generador, el cual produce muchas armónicas, puede ser una fuente de señal útil para probar la respuesta de frecuencia de amplificadores analógicos.

A medida que vayamos presentando los circuitos, puede descubrir otras aplicaciones que puedan usar estos generadores en sus propios dispositivos. Todos los circuitos generadores que presentaremos, excepto uno, usan la popular línea CMOS.

Revisemos estos dispositivos CMOS y veamos cómo operan en comparación con los dispositivos

TTL bipolares. Los componentes activos en los dispositivos CMOS son MOSFETs (Transistores de Efecto de Campo de Metal-Oxido), y en los integrados TTL, los dispositivos activos son transistores bipolares. La impedancia de entrada del IC CMOS es muy alta y requiere una pequeña corriente de polarización. El requerimiento de tensión de alimentación del IC CMOS es considerablemente bajo, y en algunos casos cercano a cero, comparado con los dispositivos TTL, los cuales consumen mucha corriente.

Considerando su aspecto negativo, la frecuencia de operación máxima del dispositivo CMOS es menor que la del dispositivo TTL. La primera línea de ICs CMOS que tuvo éxito en el mercado era de tipo "A", la cual no ofrecía protección en el circuito de entrada, y podía ser fácilmente dañada por una descarga electrostática (ESD).

La serie "B" la sucedió poco después y resolvía el problema ESD al agregar un resistor y un

diodo al circuito de entrada. La serie "B" también tenía otras mejoras.

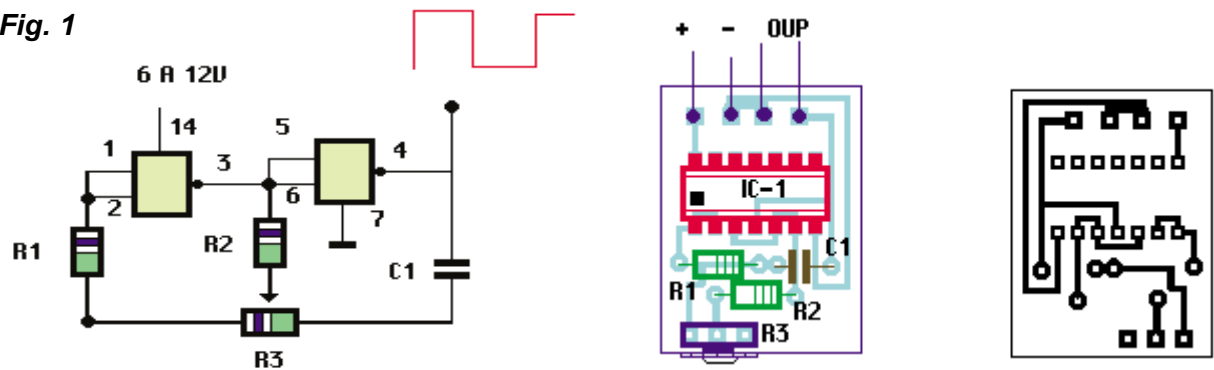
Operaba a una frecuencia más alta y producía corrientes de impulso más altas a una carga. La serie "B" es la opción de ICs más usada en aplicaciones de circuitos, y es el tipo que usaremos en nuestros circuitos.

### OSCILADOR CON CD4001

Nuestro primer generador (figura 1) usa dos compuertas de un circuito integrado 4011 (NAND) de dos entradas.

La salida de IC1-a es directamente acoplada a la entrada de IC1-b, y la salida de IC1-b es acoplada de vuelta a la entrada de IC1-a a través de R1. De este modo se completa una vía de realimentación positiva entre dos vías, la cual permite que el circuito produzca una salida de corriente alterna de onda cuadrada. Los valores de los resistores R2, R3 y de C1 determinan la frecuencia del

Fig. 1



oscilador. El rango de frecuencia del oscilador con un capacitor de  $0,1\mu\text{F}$  es de aproximadamente 50 a  $1.000\text{Hz}$ , y con un capacitor de  $0,001\mu\text{F}$ , el rango oscila entre los 1.000 y  $50.000\text{Hz}$ .

El resistor R1 ayuda a aislar el efecto del diodo de protección interna en la entrada de la polarización del efecto de la carga de la red RC, durante el ciclo de carga y descarga del oscilador.

El valor de R1 puede superar de cinco a diez veces el valor de R2 y R3. Si usa un resistor grande para R1 también podrá equiparar el ciclo de rendimiento del oscilador para producir una onda de salida simétrica casi perfecta.

También se puede tomar una salida de onda cuadrada desde la pata 3, que es una salida complementaria de la onda que tenemos en la pata 4. Las entradas no usadas de IC1 (pins 8, 9, 12 y 13) deben ser conectadas a tierra para evitar el efecto de interferencias y cargas estáticas.

Una falla en alguna de estas conexiones puede causar pro-

blemas en el circuito. En la misma figura 1 se muestra el diagrama de circuito impreso del proyecto.

Lista de Materiales del circuito de la figura 1

- IC1 - CD4001 - Circuito integrado CMOS de doble compuerta NAND de dos entradas.
- C1 -  $0,001$  a  $0,1\mu\text{F}$  - Capacitor cerámico (ver texto)
- R1 -  $1,5\text{M}\Omega$
- R2 -  $12\text{k}\Omega$
- R3 - Potenciómetro de  $500\text{k}\Omega$

**GENERADOR CON 4049**

El circuito de la figura 2 es similar al diseño de nuestro primer generador, pero usa dos inversores de un IC 4049 en lugar de las compuertas NAND.

El oscilador 4049 produce una corriente de salida mayor que la del circuito previo y es capaz de manejar circuitos TTL.

El circuito puede entregar  $3\text{mA}$  a una carga cuando se lo alimenta con  $5\text{V}$ . La selección del C1 para determinar el ran-

go de frecuencia es similar a la del circuito previo.

Las entradas no usadas (patas 7, 9, 11 y 14) deben ser conectadas a tierra.

Igual que antes, en la figura 2 se da el dibujo del proyecto y la placa de circuito impreso correspondiente.

Lista de Materiales del circuito de la figura 2

- IC1 - CD4049 - Integrado CMOS
- C1 -  $0,001$  a  $0,1\mu\text{F}$  - Capacitor cerámico (ver texto)
- R1 -  $1,5\text{M}\Omega$
- R2 -  $12\text{k}\Omega$
- R3 - Potenciómetro de  $500\text{k}\Omega$

**GENERADOR DE ONDA-CUADRADA Y OSCILADOR DE CICLO VARIABLE**

Nuestro siguiente circuito, mostrado en la figura 3, usa dos compuertas NOR de un IC 4001. Es un circuito generador de onda cuadrada y ancho de pulso variable.

El ancho de pulso de salida del circuito puede variar dentro

Fig. 2

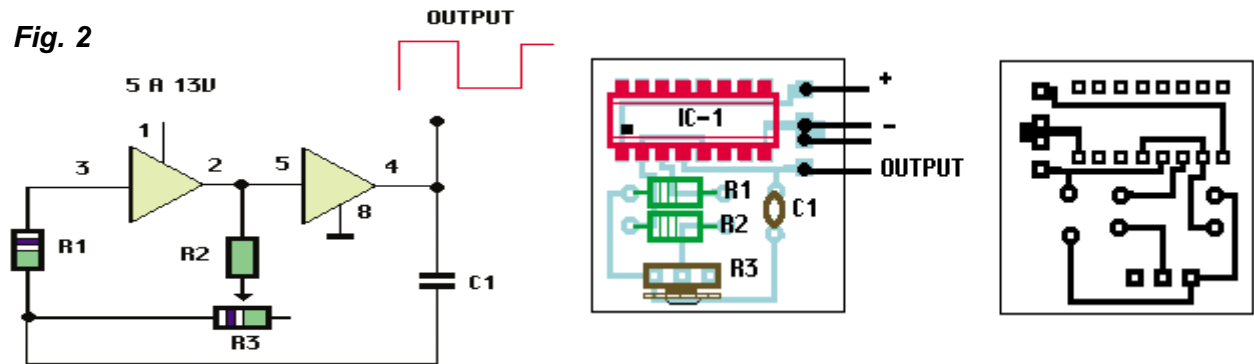


Fig. 3

de un rango muy amplio. En un extremo de la rotación del potenciómetro (R1), el pulso de salida positivo será menor que el 5% del ciclo total, y en el extremo opuesto de rotación el pulso positivo superará el 95% del ciclo de rotación.

Con este circuito se puede generar una onda de un ciclo de actividad del 50%, con R1 cuidadosamente ajustado. La frecuencia del oscilador cambia con pequeñas variaciones del ancho de pulso. Los valores de los componentes R1 y C1 determinan la frecuencia del oscilador. Para evitar inconvenientes, conecte a tierra los terminales no usados (8, 9, 12 y 13).

Si su aplicación de circuito requiere una forma de onda perfecta, con un ciclo de rendimiento del 50%, ninguno de los circuitos descritos hasta aquí le servirá.

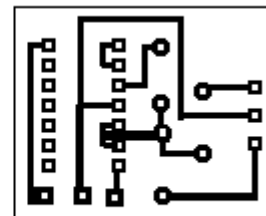
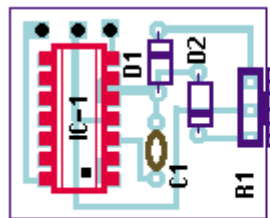
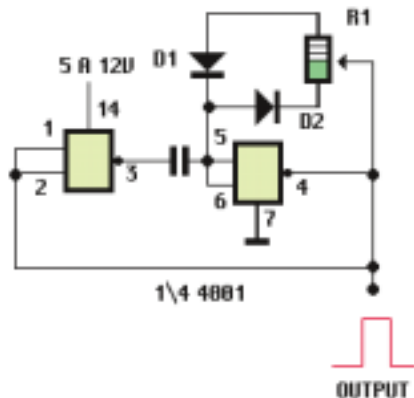
Este circuito usa el potenciómetro R1 para variar el ancho de pulso desde menos que el 5% hasta más del 95% del ciclo de rendimiento.

#### Lista de Materiales del circuito de la figura 3

IC1 - CD4001 - Integrado CMOS

C1 - 0,01 a 0,1 $\mu$ F - Capacitor cerámico (ver texto) o tantalio

R1 - Potenciómetro de 1M $\Omega$



D1, D2 1N4148 - Diodos de señal de silicio

Como en los dos casos anteriores, en la figura 3 se da el diagrama de la placa de circuito impreso.

#### INTERRUPTOR DIGITAL

El circuito de la figura 4 es un interruptor "digital". Cada vez que se pulsa el interruptor S1, la salida cambia de estado. Este circuito puede usarse para manejar el encendido de otro circuito, conectando a la salida un transistor NPN que maneje a un relé. Cuando construya este circuito, asegúrese de conectar a tierra las cuatro entradas de los inversores no usados (las patas 7, 9, 11 y 14). Nunca debe dejar una entrada CMOS abierta, si deja alguna entrada o puerta sin conexión, el circuito se quemará, note que en el impreso de la figura 4 esto no está hecho, dado que dejamos la oportunidad para que arme más interruptores.

#### OSCILADOR DOBLADOR

En la figura 5 se muestra un circuito oscilador divisor.

El circuito tiene dos compuertas NAND de un disparador Schmitt NAND de 2 entradas de un CD4093, conectado como un circuito amortiguador oscilador que envía pulsos de reloj a la entrada de un IC divisor por dos; el IC 4093. Este oscilador es probablemente el más simple de todos los circuitos con osciladores de compuertas. Requiere una sola compuerta; la segunda opera como un amortiguador y puede excluirse en la mayoría de las aplicaciones. Las entradas no usadas del IC 4093, pines 8, 9, 12 y 13, deben co-

Fig. 4

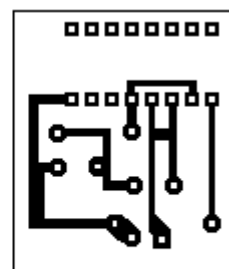
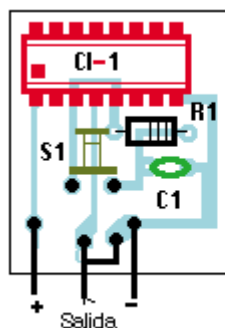
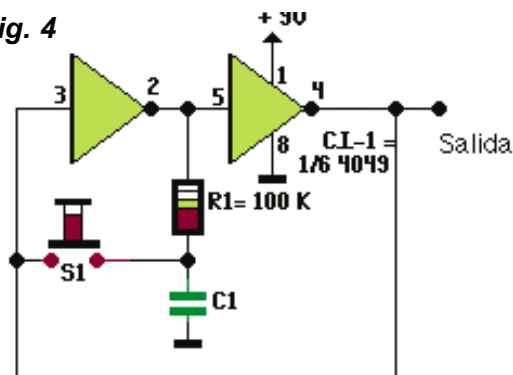
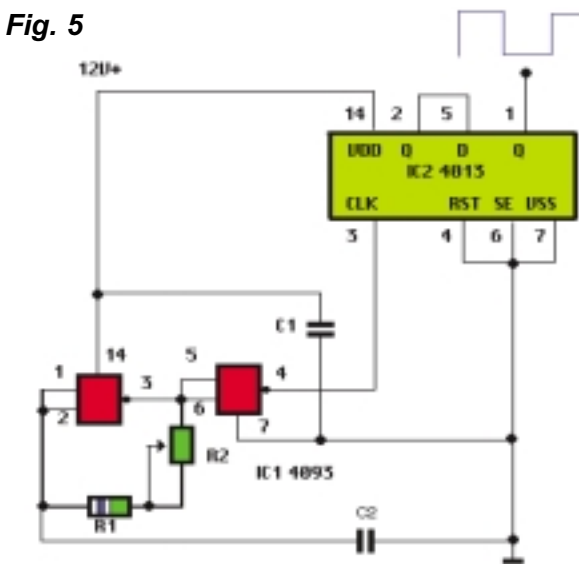


Fig. 5



C1, C2 - Cerámicos de 0,1-μF

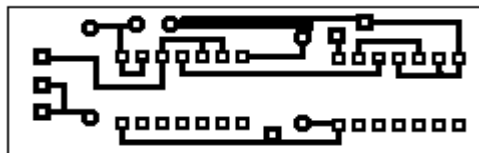
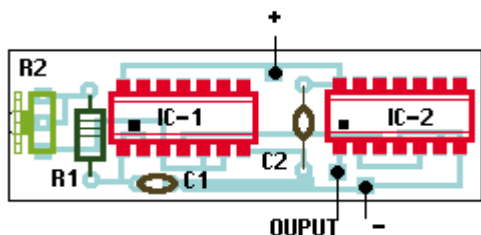
IC1- CD4093 - Circuito integrado, disparador Schmitt  
IC2 - CD4013 - Circuito integrado, flip-

flop "D" dual CMOS

R1 - 3k3

R2 - potenciómetro de 100kΩ

Placas de circuito impreso, etc.



nectarse a tierra.

Las compuertas del CD4093 tienen una histéresis interna que hace del dispositivo una excelente opción para circuitos osciladores simples y lo convierten en un dispositivo ideal para ser usado con señales de entrada ruidosas.

Cuando la tensión de entrada de la compuerta se eleva a cerca del 60% de la tensión de

por primera vez al circuito, la tensión de entrada de IC1-a está al nivel de tierra y su salida alta. La tensión positiva en la salida comienza a cargar al capacitor C1 a través de los resistores R1 y R2. Cuando la tensión que atraviesa C1 se incrementa dentro del 60% de la tensión de fuente, la salida de la compuerta cambia de estado. R1 y R2 estarán ahora conectados a

fuerza, su salida desciende, y cuando la tensión de entrada cae por debajo del 40% de la tensión de alimentación, su salida vuelve a subir. Esta diferencia del 20% en el nivel de entrada, donde la salida no cambia su estado, es la banda-inactiva o figura de histéresis del CD4093.

Volvamos ahora al circuito oscilador de la figura 5. Se conecta un capacitor de 0,1μF entre la entrada de IC1-a y el circuito a tierra. La salida de IC1 es realimentada de vuelta a su entrada a través de los resistores R1 y R2. Cuando se aplica tensión

tierra y comenzarán a descargar a C1. Cuando C1 descargue aproximadamente el 40% de la tensión de suministro, la salida cambiará nuevamente y se elevará para reiniciar el ciclo. De este modo opera el oscilador. Variando el valor del potenciómetro R2 se modifica la frecuencia del oscilador. La resistencia máxima produce la frecuencia más baja y la resistencia mínima, la frecuencia más alta.

El circuito divisor usa un flip-flop D simple de un CMOS flip-flop D dual 4013. Las interconexiones entre los pines en el divisor flip-flop D son diferentes de las usadas en el flip-flop JK, pero los resultados de salida son los mismos. El flip-flop D cambia de estado cada vez que se eleva el pulso del reloj de entrada. De más está decir que el flip-flop es, esencialmente, un divisor de frecuencia.

*De esta manera, damos por finalizada esta obra. Recuerde que la obra se completa con fichas coleccionables, que estarán en los mejores quioscos del país el mes próximo y que también podrá adquirir las tapas para encuadernar esta enciclopedia. Tenga en cuenta que junto con las tapas tendrá un vale para canjear por CDs y 6 tomos de colección que completan esta maravillosa obra compuesta de 24 fascículos, 8 videos, tres CDs y fichas de circuitos e informaciones sobre electrónica.*

*Para cualquier consulta puede llamar a nuestro depto. de Atención al Cliente al: (005411) 4301-8804 o por Internet a: [ateclien@vianetworks.net.ar](mailto:ateclien@vianetworks.net.ar)*

**El Mundo de la  
Electrónica**

Es una publicación de Editorial Quark, compuesta de 24 fascículos, preparada por el Ing. Horacio D. Vallejo, quien cuenta con la colaboración de docentes y escritores destacados en el ámbito de la electrónica internacional. Los temas de este capítulo fueron escritos por el Ing. Horacio D. Vallejo.